

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problems Mailbox.**

B2

FAX RECEIVED

JUN 10 2003

PETITIONS OFFICE

Partial Translation of JP H-10-270786 A

...omitted...

[0041] (Embodiment 3) A description will now be made on a
5 method for manufacturing a semiconductor laser employing a
compound semiconductor etching method of this embodiment with
reference to Fig. 3.

[0042] First of all, as shown in Fig. 3(a), an n-type $\text{Ga}_{0.5}\text{In}_{0.5}\text{P}$
buffer layer 25 of 0.3 μm in thickness, an n-type
10 $(\text{Al}_{0.7}\text{Ga}_{0.3})_{0.5}\text{In}_{0.5}\text{P}$ cladding layer 26 of 1.2 μm in thickness, an
undoped $(\text{Al}_x\text{Ga}_{1-x})_{0.5}\text{In}_{0.5}\text{P}$ active layer 27 of 0.1 μm in thickness,
a p-type $(\text{Al}_{0.7}\text{Ga}_{0.3})_{0.5}\text{In}_{0.5}\text{P}$ cladding layer 28 of 0.8 μm in
thickness, a p-type $\text{Ga}_{0.5}\text{In}_{0.5}\text{P}$ cap layer 29 of 0.1 μm in thickness
and a p-type GaAs protection layer 30 of 0.3 μm in thickness
15 are sequentially grown on an n-type GaAs substrate 24 by metal
organic chemical vapor deposition (MOCVD) or molecular beam
epitaxy (MBE).

[0043] Then, as shown in Fig. 3(b), a striped SiO_2 mask layer
31 of 0.2 μm in thickness and 2.0 μm in width is formed on the
20 p-type GaAs protection layer 30 by electron beam vapor
deposition, photolithography and the like. After that, as
shown in Fig. 3(c), with the SiO_2 mask layer 31, the p-type GaAs
protection layer 30, p-type GaInP cap layer 29 and p-type
AlGaInP cladding layer 28 are etched (at an etching rate of
25 approximately 140 $\text{\AA}/\text{sec}$) with an etching solution of 10 $^\circ\text{C}$

containing hydrobromic acid (containing 47 % HBr), phosphoric acid (containing 85 to 87 % H_3PO_4) and hydrogen peroxide water (containing 35 % H_2O_2) at a volume ratio of 75 : 50 : 1, respectively. This causes a striped ridge waveguide 32 having
 5 a flat portion 28a of 0.4 μm in thickness and a stripe portion 28b of 3.0 μm in lower width to be formed on the p-type cladding layer 28.

[0044] Then, as shown in Fig. 3(d), a side etching portion 33 is formed in the p-type GaAs protection layer 30 with an
 10 etching solution of phosphoric acid system. Further, as shown in Fig. 3(e), an n-type $Al_{0.5}In_{0.5}P$ current confinement layer 34 is formed by MOCVD or MBE. Then, as shown in Fig. 3(f), the SiO_2 mask layer 31 is removed with an etching solution of hydrofluoric acid system, and a p-type GaAs cap layer 35 is
 15 formed by MOCVD or MBE. After that, a p-type electrode and an n-type electrode (either not shown) are formed on the p-type GaAs cap layer 35 and on the lower surface of the n-type substrate 24, respectively.

[0045] A semiconductor laser obtained by the manufacturing
 20 method of this embodiment has a two-step current confinement layer (blocking layer) structure. The n-type $AlInP$ current confinement layer (blocking layer) 34 is formed with a smaller space than the striped ridge waveguide 32 and has side convex regions 34a parallel to both upper and lower surfaces of the
 25 p-type GaAs protection layer 30 being the uppermost compound

semiconductor crystal layer of the striped ridge waveguide 32. This removes unevenness in a p-type GaAs cap layer 90 shown in Fig. 8, thereby forming the p-type GaAs cap layer 35 with a flat surface.

5 [0046] The semiconductor laser device manufactured by such a method has its threshold current being approximately 40 mA, and is subjected to stable self-sustained pulsation from around 20 mW to around 10 mW, which indicates that a semiconductor laser device with higher performance is achieved.

10 [0047] (Embodiment 4) A description will now be made on a method for manufacturing a semiconductor laser employing a compound semiconductor etching method of this embodiment with reference to Fig. 4.

[0048] First of all, as shown in Fig. 4(a), an n-type $\text{Ga}_{0.5}\text{In}_{0.5}\text{P}$ buffer layer 37 of 0.3 μm in thickness, an n-type $(\text{Al}_{0.7}\text{Ga}_{0.3})_{0.5}\text{In}_{0.5}\text{P}$ cladding layer 38 of 1.2 μm in thickness, an undoped $(\text{Al}_x\text{Ga}_{1-x})_{0.5}\text{In}_{0.5}\text{P}$ active layer 39 of 0.1 μm in thickness, a p-type $(\text{Al}_{0.7}\text{Ga}_{0.3})_{0.5}\text{In}_{0.5}\text{P}$ cladding layer 40 of 0.6 μm in thickness, a p-type $\text{Ga}_{0.5}\text{In}_{0.5}\text{P}$ cap layer 41 of 0.1 μm in thickness and a p-type GaAs protection layer 42 of 0.3 μm in thickness are sequentially grown on an n-type GaAs substrate 36 by metal organic chemical vapor deposition (MOCVD) or molecular beam epitaxy (MBE).

[0049] Then, as shown in Fig. 4(b), a striped SiO_2 mask layer 25 43 of 0.2 μm in thickness and 3.0 μm in width is formed on the

p-type GaAs protection layer 42 by electron beam vapor deposition and photolithography. After that, as shown in Fig. 4(c), with the mask layer 43, the p-type GaAs protection layer 42, p-type GaInP cap layer 41 and p-type AlGaInP cladding layer 40 are etched (at an etching rate of approximately 50 Å/sec) with an etching solution of 30 °C containing hydrobromic acid (containing 47 % HBr), hydrogen peroxide water (containing 35 % H₂O₂) and water at a volume ratio of 1 : 1 : 30, respectively. This causes a striped ridge waveguide 44 having a flat portion 40a of 0.4 μm in thickness and a stripe portion 40b of 3.0 μm in lower width to be formed on the p-type AlGaInP cladding layer 40.

[0050] Then, as shown in Fig. 4(b), the p-type GaAs protection layer 42 is subjected to side etching 45 with an etching solution of phosphoric acid system. After that, an n-type GaAs current confinement layer 46 is formed by MOCVD or MBE, as shown in Fig. 4(e). Then, as shown in Fig. 4(f), the SiO₂ mask layer 43 is removed by an etching solution of hydrofluoric acid system to form a p-type GaAs cap layer 47 by MOCVD or MBE. A p-type electrode and an n-type electrode (either not shown) are thereafter formed on the p-type GaAs cap layer 47 and on the lower surface of the n-type substrate 36.

[0051] The semiconductor laser achieved by the manufacturing method of this embodiment has a two-step current confinement layer (a blocking layer) structure. The n-type AlInP current

confinement layer (blocking layer) 46 is formed with a smaller space than the striped ridge waveguide 44 and has side convex regions 46a parallel to both upper and lower surfaces of the p-type GaAs protection layer 42 being the uppermost compound semiconductor crystal layer of the striped ridge waveguide 44. This removes unevenness in a p-type GaAs cap layer 90 shown in Fig. 8, thereby forming the p-type GaAs cap layer 47 with a flat surface.

[0052] The semiconductor laser device manufactured by such a method has its threshold current being approximately 40 mA and has stable self-sustained pulsation characteristics from around 2 mA to around 10 mA, which indicates that the semiconductor laser with higher performance is achieved.

...omitted...

15

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-270786

(43)Date of publication of application : 09.10.1998

(51)Int.Cl.

H01S 3/18

(21)Application number : 09-068262

(71)Applicant : SANYO ELECTRIC CO LTD

(22)Date of filing : 21.03.1997

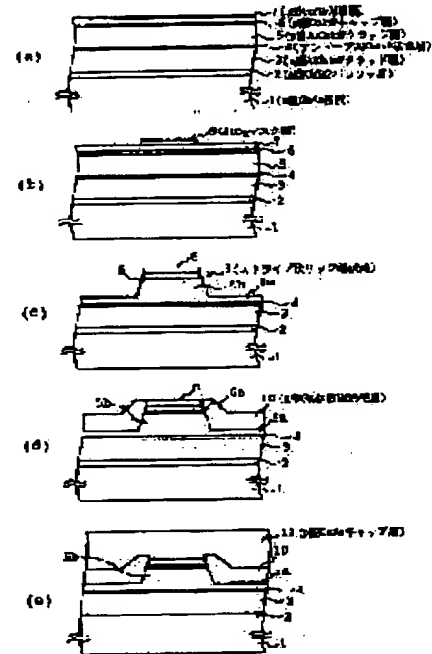
(72)Inventor : OTA KIYOSHI
GOTOU MASAKANE

(54) ETCHING METHOD OF COMPOUND SEMICONDUCTOR, MANUFACTURE OF COMPOUND SEMICONDUCTOR, AND SEMICONDUCTOR LASER

(57)Abstract:

PROBLEM TO BE SOLVED: To provide an etching method by which two or more compound semiconductor layers composed of different materials can be etched at a time.

SOLUTION: A stripe-like ridge waveguide 9 having a flat section 5a of 0.4 μm in thickness and a stripe section 5b of 3 μm in width in a p-type A GaInP clad layer 5 is formed by etching (at an etching rate of about 140 $\text{\AA}/\text{sec}$) a compound semiconductor layer composed of a p-type GaAs protective layer 7, a p-type GaInP layer 6, and the clad layer 5 at a time through a mask layer 8 by using an etchant prepared by mixing 75 vol.% hydraulic acid (containing 47% HBr), 50 vol.% phosphoric acid (containing 85-87% H_3PO_4), and 1 vol.% hydrogen peroxide (containing 35% H_2O) with each other and maintained at 10° C.



LEGAL STATUS

[Date of request for examination]

12.10.2000

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

B2

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-270786

(43) 公開日 平成10年(1998)10月9日

(51) Int.Cl.⁸
H 0 1 S 3/18

識別記号

F I
H 0 1 S 3/18

審査請求 未請求 請求項の数13 OL (全 11 頁)

(21) 出願番号 特願平9-68262

(22) 出願日 平成9年(1997)3月21日

(71) 出願人 000001889

三洋電機株式会社

大阪府守口市京阪本通2丁目5番5号

(72) 発明者 太田 潔

大阪府守口市京阪本通2丁目5番5号 三
洋電機株式会社内

(72) 発明者 後藤 壮謙

大阪府守口市京阪本通2丁目5番5号 三
洋電機株式会社内

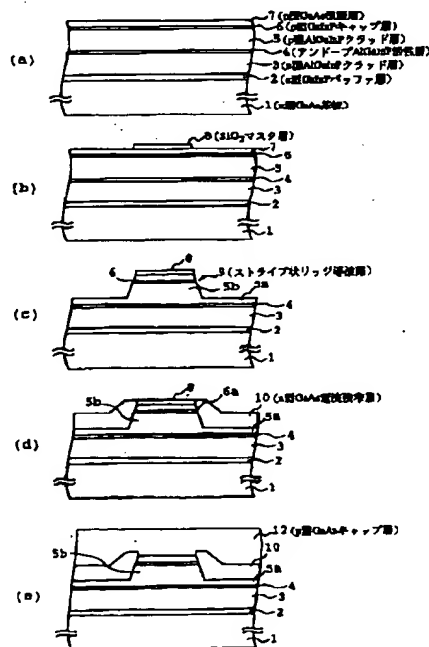
(74) 代理人 弁理士 島居 洋

(54) 【発明の名称】 化合物半導体のエッチング方法および化合物半導体素子の製造方法および半導体レーザ

(57) 【要約】

【課題】 異なる種類の構成材料からなる2層以上の化合物半導体層を1回のエッチングでエッチングし得る化合物半導体のエッチング方法を提供する。

【解決手段】 マスク層8を介してp型GaAs保護層7、p型GaInPキャップ層6、及びp型AlGaInPクラッド層5からなる化合物半導体層を、温度10℃の臭化水素酸(HBrが47%含有)：リン酸(H₃PO₄が85～87%含有)：過酸化水素水(H₂O₂が35%含有)＝75：50：1(体積比)のエッチング液で1回の処理によりエッチング(エッチングレートは約140Å/秒)して、p型クラッド層5に層厚0.4μmの平坦部5a及び幅3μmのストライプ部5bを有するストライプ状リッジ導波路9を形成する。



【特許請求の範囲】

【請求項1】 GaとAsを少なくとも含有する第1化合物半導体結晶、ZnとSeを少なくとも含有する第2化合物半導体結晶、またはInとAsを少なくとも含有する第3化合物半導体結晶のいずれかを少なくとも有して成る化合物半導体を、臭化水素酸と、過酸化水素水を含む混合液を用いてエッチングすることを特徴とする化合物半導体のエッチング方法。

【請求項2】 GaとAsを少なくとも含有する第1化合物半導体結晶、ZnとSeを少なくとも含有する第2化合物半導体結晶、InとAsを少なくとも含有する第3化合物半導体結晶、またはInとPを少なくとも含有する第4化合物半導体結晶のいずれかを少なくとも有して成る化合物半導体を、臭化水素酸と、過酸化水素水と、リン酸を含む混合液を用いてエッチングすることを特徴とする化合物半導体のエッチング方法。

【請求項3】 GaとAsを少なくとも含有する第1化合物半導体結晶、ZnとSeを少なくとも含有する第2化合物半導体結晶、InとAsを少なくとも含有する第3化合物半導体結晶、またはInとPを少なくとも含有する第4化合物半導体結晶のいずれかを少なくとも有して成る化合物半導体を、臭化水素酸と、過酸化水素水と、塩酸を含む混合液を用いてエッチングすることを特徴とする化合物半導体のエッチング方法。

【請求項4】 GaとAsを少なくとも含有する第1化合物半導体結晶、ZnとSeを少なくとも含有する第2化合物半導体結晶、InとAsを少なくとも含有する第3化合物半導体結晶、またはInとPを少なくとも含有する第4化合物半導体結晶のいずれかを少なくとも有して成る化合物半導体を、臭化水素酸と、過酸化水素水と、リン酸と、塩酸を含む混合液を用いてエッチングすることを特徴とする化合物半導体のエッチング方法。

【請求項5】 GaとAsを少なくとも含有する第1化合物半導体結晶、ZnとSeを少なくとも含有する第2化合物半導体結晶、InとAsを少なくとも含有する第3化合物半導体結晶、またはInとPを少なくとも含有する第4化合物半導体結晶のいずれかを少なくとも有して成る化合物半導体を、臭化水素酸と、過酸化水素水と、水を含む混合液を用いてエッチングすることを特徴とする化合物半導体のエッチング方法。

【請求項6】 上記GaとAsを少なくとも含有する第1化合物半導体結晶が、AlGaAs系半導体結晶、GaAs系半導体結晶、又はこれらの積層体であることを特徴とする請求項1乃至請求項5のいずれかに記載の化合物半導体のエッチング方法。

【請求項7】 上記ZnとSeを少なくとも含有する第2化合物半導体結晶が、ZnSe系半導体結晶、ZnSe系半導体結晶、又はこれらの積層体であることを特徴とする請求項1乃至請求項5のいずれかに記載の化合物半導体のエッチング方法。

【請求項8】 上記InとAsを少なくとも含有する第3化合物半導体結晶が、InGaAs系半導体結晶、InAlAs系半導体結晶、InGaAlAs系半導体結晶、又はこれらの積層体であることを特徴とする請求項1乃至請求項5のいずれかに記載の化合物半導体のエッチング方法。

【請求項9】 上記InとPを少なくとも含有する第4化合物半導体結晶が、GaInP系半導体結晶、AlInP系半導体結晶、AlGaInP系半導体結晶、又はこれらの積層体であることを特徴とする請求項2乃至請求項5のいずれかに記載の化合物半導体のエッチング方法。

【請求項10】 化合物半導体が、GaAs半導体基板、GaInP半導体結晶層、AlGaInP結晶層、GaInP半導体結晶層、GaAs半導体結晶層とをこの順序で含む積層体であり、該積層体を請求項1乃至請求項5のいずれかのエッチング方法を用いてエッチングすることを特徴とする化合物半導体のエッチング方法。

【請求項11】 請求項1乃至請求項10のいずれかに記載の化合物半導体のエッチング方法を用いる工程を有していることを特徴とする化合物半導体素子の製造方法。

【請求項12】 電流狭窄層が、ストライプ状のリッジ導波路の最上層化合物半導体結晶層と略同一幅を有するとともに、当該最上層化合物半導体層の両端からその近傍において略直上方向に形成されて成ることを特徴とする半導体レーザ。

【請求項13】 電流狭窄層が、ストライプ状のリッジ導波路よりも狭い幅で形成されるとともに、ストライプ状のリッジ導波路の最上層化合物半導体結晶層の上面および下面に共に平行なサイド領域が形成されていることを特徴とする半導体レーザ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、エッチング工程の効率化を図り得る化合物半導体のエッチング方法およびこのエッチング方法を用いた化合物半導体素子の製造方法および半導体レーザに関する。

【0002】

【従来の技術】 化合物半導体結晶は、半導体レーザや電子デバイスに広く用いられている。以下、赤色半導体レーザを例に従来の技術を説明する。

【0003】 図7は、従来のGaInP系半導体結晶及びAlGaInP系半導体結晶を用いた半導体レーザの製造工程図である。

【0004】 最初に、図7(a)に示すように、n型GaAs基板65上に、n型GaInPバッファ層66、n型AlGaInPクラッド層67、アンドープのAlGaInP活性層68、p型AlGaInPクラッド層69、良好なオーミックコンタクトをなすためのp型G

【0016】また、この発明の化合物半導体のエッチング方法は、GaとAsを少なくとも含有する第1化合物

半導体結晶、ZnとSeを少なくとも含有する第2化合物半導体結晶、InとAsを少なくとも含有する第3化合物半導体結晶、またはInとPを少なくとも含有する第4化合物半導体結晶のいずれかを少なくとも有して成る化合物半導体を、臭化水素酸と、過酸化水素水と、リン酸を含む混合液を用いてエッチングすることを特徴とする。

【0017】また、この発明の化合物半導体のエッチング方法は、GaとAsを少なくとも含有する第1化合物半導体結晶、ZnとSeを少なくとも含有する第2化合物半導体結晶、InとAsを少なくとも含有する第3化合物半導体結晶、またはInとPを少なくとも含有する第4化合物半導体結晶のいずれかを少なくとも有して成る化合物半導体を、臭化水素酸と、過酸化水素水と、塩酸を含む混合液を用いてエッチングすることを特徴とする。

【0018】また、この発明の化合物半導体のエッチング方法は、GaとAsを少なくとも含有する第1化合物半導体結晶、ZnとSeを少なくとも含有する第2化合物半導体結晶、InとAsを少なくとも含有する第3化合物半導体結晶、またはInとPを少なくとも含有する第4化合物半導体結晶のいずれかを少なくとも有して成る化合物半導体を、臭化水素酸と、過酸化水素水と、リン酸と、塩酸を含む混合液を用いてエッチングすることを特徴とする。

【0019】また、この発明の化合物半導体のエッチング方法は、GaとAsを少なくとも含有する第1化合物半導体結晶、ZnとSeを少なくとも含有する第2化合物半導体結晶、InとAsを少なくとも含有する第3化合物半導体結晶、またはInとPを少なくとも含有する第4化合物半導体結晶のいずれかを少なくとも有して成る化合物半導体を、臭化水素酸と、過酸化水素水と、水を含む混合液を用いてエッチングすることを特徴とする。

【0020】前記GaとAsを少なくとも含有する第1化合物半導体結晶が、AlGaAs系半導体結晶、GaAs系半導体結晶、又はこれらの積層体であってもよい。また、前記ZnとSeを少なくとも含有する第2化合物半導体結晶が、ZnSeS系半導体結晶、ZnSe系半導体結晶、又はこれらの積層体であってもよい。また、前記InとAsを少なくとも含有する第3化合物半導体結晶が、InGaAs系半導体結晶、InAlAs系半導体結晶、InGaAlAs系半導体結晶、又はこれらの積層体であってもよい。また、前記InとPを少なくとも含有する第4化合物半導体結晶が、GaInP系半導体結晶、AlInP系半導体結晶、AlGaInP系半導体結晶、又はこれらの積層体であってもよい。

【0021】化合物半導体が、GaAs半導体基板、GaInP半導体結晶層、AlGaInP結晶層、GaInP半導体結晶層、GaAs半導体結晶層とをこの順序

で含む積層体であり、該積層体を上述したいずれかのエッチング方法を用いてエッチングしてもよい。

【0022】ここで、臭化水素酸と過酸化水素水を含む混合液、臭化水素酸とリン酸と過酸化水素水を含む混合液、臭化水素酸と塩酸と過酸化水素水を含む混合液、臭化水素酸とリン酸と塩酸と過酸化水素水を含む混合液、および臭化水素酸と水と過酸化水素水を含む混合液がエッチング液として用いられるが、これらのエッチング液は、前述した各種化合物半導体結晶（層である場合も含む。以下同じ。）及びそれらの積層体に対する選択性が非常に小さいため、リッジ導波路ストライプパターンの形成が一回のエッチング工程で可能になる。

【0023】これは、臭化水素酸に含有する臭化水素（HBr）と過酸化水素水に含有する過酸化水素（ H_2O_2 ）の反応によって生成されるHBrOが、エッチング基として作用するために、各種化合物半導体結晶（結晶層）及びそれらの積層体に対する選択性が非常に小さくなる要因と考えられる。

【0024】即ち、極めて不安定状態の化合物であるHBrOが被エッチング対象を酸化して酸化物を生成し、分解して再生成したHBrが直ちにかかる酸化物に還元作用を及ぼすことでエッチングが進行すると考えられる。そして、化合物半導体（ウェハ）の面内の均一なエッチングの深さを得るためには、エッチング液を循環させることが必要になる。このことから、エッチングはHBrOの拡散律速によると予想される。

【0025】臭化水素酸と過酸化水素水を含む混合液は、上述した作用により各種化合物半導体結晶（結晶層）をエッチングするが、この混合液にリン酸、塩酸、リン酸と塩酸、或いは水を混合することによって、エッチング速度の制御、エッチング断面形状の制御、或いは、エッチングの選択性を持たせることも可能であり、それぞれの目的にあわせてエッチング液組成を選択することができる。

【0026】また、各種化合物半導体結晶（結晶層）及びそれらの積層体をエッチングする場合において、例えばSiO₂層やフォトリソをマスクとしてエッチングする場合、臭化水素酸と過酸化水素水を含む混合液、或いは臭化水素酸とリン酸と過酸化水素水を含む混合液、或いは臭化水素酸と塩酸と過酸化水素水を含む混合液、或いは臭化水素酸とリン酸と塩酸と過酸化水素水を含む混合液を用いることで、ケミカルエッチングの場合に通常みられるようなサイドエッチングが、全く生じないエッチングを行うことも可能である。

【0027】そして、この発明の化合物半導体素子の製造方法は、上述した化合物半導体のエッチング方法を用いる工程を有していることを特徴とする。

【0028】また、この発明の半導体レーザは、電流狭窄層が、ストライプ状のリッジ導波路の最上層化合物半導体結晶層と略同一幅を有するとともに、当該最上層化

化合物半導体層の両端からその近傍において略直上方向に形成されて成ることを特徴とする。また、電流狭窄層が、ストライプ状のリッジ導波路よりも狭い幅で形成されるとともに、ストライプ状のリッジ導波路の最上層化合物半導体結晶層の上面および下面に共に平行なサイド領域が形成されていることを特徴とする。

【0029】

【発明の実施の形態】

（実施の形態1）この実施の形態の化合物半導体のエッチング方法を用いた半導体レーザの製造方法を図1に基づいて説明する。

【0030】最初に、図1(a)に示すように、n型GaAs基板1上に、層厚0.3μmのn型Ga_{0.5}In_{0.5}Pバッファ層2、層厚1.2μmのn型(Al_{0.7}Ga_{0.3})_{0.5}In_{0.5}Pクラッド層3、層厚0.1μmのアンダー層4(Al_{0.7}Ga_{0.3})_{0.5}In_{0.5}P活性層4、層厚0.8μmのp型(Al_{0.7}Ga_{0.3})_{0.5}In_{0.5}Pクラッド層5、層厚0.1μmのp型Ga_{0.5}In_{0.5}Pキャップ層6、及び層厚0.3μmのp型GaAs保護層7を有機金属気相成長法(MOCVD法)又は分子線エビタキシャル法(MBE法)により連続成長する。

【0031】次に、図1(b)に示すように、p型保護層7上にストライプ状の層厚0.2μm、幅2.0μmのSiO₂マスク層8を電子ビーム蒸着法及びフォトリソグラフ技術等によって形成した後、図1(c)に示すように、マスク層8を介してp型GaAs保護層7、p型GaInPキャップ層6、p型AlGaInPクラッド層5を温度10℃の臭化水素酸(HBrが47%含有)：リン酸(H₃PO₄が85~87%含有)：過酸化水素水(H₂O₂が35%含有)=75：50：1(体積比)のエッチング液でエッチング(エッチングレートは約140Å/秒)して、p型クラッド層5に層厚0.4μmの平坦部5a及び幅3μmのストライプ部5bを有するストライプ状リッジ導波路9を形成する。

【0032】その後、図1(b)に示すように、マスク層8を介してn型GaAs電流狭窄層10をMOCVD法又はMBE法により形成した後、図1(e)に示すように、マスク層8をフッ酸系エッチング液で除去し、次にp型GaAsキャップ層12をMOCVD法又はMBE法により形成した後、p型GaAsキャップ層12上及びn型基板1下面にそれぞれp型電極及びn型電極(いずれも図示せず)を形成する。

【0033】この実施例から分かるように、SiO₂マスク層8を介したp型GaAs保護層7、p型GaInPキャップ層6、p型AlGaInPクラッド層5の臭化水素酸：リン酸：過酸化水素水によるエッチングでは、1回のエッチング工程でストライプ状リッジ導波路9のパターン形成が可能である。また、サイドエッチングが生じないため、n型GaAs電流狭窄層10の成長

がリッジ導波路9の最上層であるp型GaInPキャップ層6の両端6aからマスク層8の側面に沿って成長することになる。即ち、この方法で製造された半導体レーザは、電流狭窄層が、ストライプ状のリッジ導波路の最上層化合物半導体結晶層と略同一幅を有するとともに、当該最上層化合物半導体層の両端からその近傍において略直上方向に形成されたものとなる。そして、かかる方法であれば、レーザ光の広がり角制御を、マスク層8のサイズ制御によって容易に行うことができ、当該構造の半導体レーザにおいては、レーザ光は正確に制御されたものとなる。

【0034】また、この実施の形態のエッチング液においては、過酸化水素水の混合比が増えるとエッチングレートが大きくなり、リン酸の混合比が増えるとエッチングレートが小さくなることから、その混合比や液の温度は目的に応じて任意に選定することができるが、実用的には臭化水素酸：過酸化水素水が50：1~300：1であり、臭化水素酸：リン酸が3：1~1：3であることが望ましい。また、温度は5~50℃であることが好ましい。

【0035】（実施の形態2）この実施の形態の化合物半導体のエッチング方法を用いた半導体レーザの製造方法を図2に基づいて説明する。

【0036】最初に、図2(a)に示すように、n型GaAs基板13上に、層厚0.3μmのn型Ga_{0.5}In_{0.5}Pバッファ層14、層厚1.2μmのn型(Al_{0.7}Ga_{0.3})_{0.5}In_{0.5}Pクラッド層15、層厚0.1μmのアンダー層16(Al_{0.7}Ga_{0.3})_{0.5}In_{0.5}P活性層16、層厚0.6μmのp型(Al_{0.7}Ga_{0.3})_{0.5}In_{0.5}Pクラッド層17、層厚0.1μmのp型Ga_{0.5}In_{0.5}Pキャップ層18、及び層厚0.3μmのp型GaAs保護層19を有機金属気相成長法(MOCVD法)又は分子線エビタキシャル法(MBE法)により連続成長する。

【0037】次に、図2(b)に示すように、p型GaAs保護層19上にストライプ状の層厚0.2μm、幅3.0μmのSiO₂マスク層20を電子ビーム蒸着法及びフォトリソグラフ技術等によって形成した後、図2(c)に示すように、マスク層20を介してp型GaAs保護層19、p型GaInPキャップ層18、p型AlGaInPクラッド層17を温度30℃の臭化水素酸(HBrが47%含有)：過酸化水素水(H₂O₂が35%含有)：水=1：1：30(体積比)のエッチング液でエッチング(エッチングレートは約50Å/秒)して、p型AlGaInPクラッド層17に層厚0.4μmの平坦部17a及び下部幅が3μmのストライプ部17bを有するストライプ状リッジ導波路21を形成する。

【0038】その後、図2(b)に示すように、SiO₂マスク層20を介して、n型GaAs電流狭窄層22

をMOCVD法又はMBE法により形成した後、図2 (e)に示すように、マスク層20をフッ酸系エッチング液で除去し、次に、p型GaAsキャップ層23をMOCVD法又はMBE法により形成した後、p型GaAsキャップ層23上及びn型基板13下面にそれぞれp型電極及びn型電極(いずれも図示せず)を形成する。

【0039】この実施例から分かるように、SiO₂マスク層20を介したp型GaAs保護層19、p型GaInPキャップ層18、p型AlGaInPクラッド層17の臭化水素酸：過酸化水素水：水によるエッチングでは、1回のエッチング工程でストライプ状リッジ導波路21のパターン形成が可能であるとともに、サイドエッチング量の制御も可能である。例えばエッチング時間が140秒〜200秒ではエッチング深さが約0.6μmと一定になるのに対して、サイドエッチング量は1.0〜1.3μmと変化するためである。

【0040】なお、エッチング液の混合比や温度は目的に応じて任意に選定することができるが、実用的には臭化水素酸：過酸化水素水が1：1〜100：1であり臭化水素酸：水が1：1〜1：50であることが望ましい。また、温度は5〜50℃であることが好ましい。

【0041】(実施の形態3)この実施の形態の化合物半導体のエッチング方法を用いた半導体レーザの製造方法を図3に基づいて説明する。

【0042】最初に、図3(a)に示すように、n型GaAs基板24上に、層厚0.3μmのn型Ga_{0.5}In_{0.5}Pバッファ層25、層厚1.2μmのn型(Al_{0.5}Ga_{0.5})In_{0.5}Pクラッド層26、層厚0.1μmのアンドープの(Al_{0.5}Ga_{0.5})In_{0.5}P活性層27、層厚0.8μmのp型(Al_{0.5}Ga_{0.5})In_{0.5}Pクラッド層28、層厚0.1μmのp型Ga_{0.5}In_{0.5}Pキャップ層29、及び層厚0.3μmのp型GaAs保護層30を有機金属気相成長法(MOCVD法)又は分子線エビタキシャル法(MBE法)により連続成長する。

【0043】次に、図3(b)に示すように、p型GaAs保護層30上にストライプ状の層厚0.2μm、幅2.0μmのSiO₂マスク層31を電子ビーム蒸着法及びフォトリソグラフ技術等で形成した後、図3(c)に示すように、SiO₂マスク層31を介してp型GaAs保護層30、p型GaInPキャップ層29、p型AlGaInPクラッド層28を温度10℃の臭化水素酸(HBrが47%含有)：リン酸(H₃PO₄が85〜87%含有)：過酸化水素水(H₂O₂が35%含有)=75：50：1(体積比)のエッチング液でエッチング(エッチングレートは約140Å/秒)して、p型クラッド層28に層厚0.4μmの平坦部28a及び下部幅が3.0μmのストライプ部28bを有するストライプ状リッジ導波路32を形成する。

【0044】その後、図3(b)に示すように、p型G

aAs保護層30にリン酸系エッチング液でサイドエッチング部33を形成し、更に、図3(e)に示すように、n型Al_{0.5}In_{0.5}P電流狭窄層34をMOCVD法又はMBE法により形成する。次に図3(f)に示すように、SiO₂マスク層31をフッ酸系エッチング液で除去し、p型GaAsキャップ層35をMOCVD法又はMBE法で形成した後、p型GaAsキャップ層35上及びn型基板24下面にそれぞれp型電極及びn型電極(いずれも図示せず)を形成する。

【0045】この実施の形態の製造方法で得られる半導体レーザは、2段電流狭窄層(ブロック層)構造を有する。そして、n型AlInP電流狭窄層(ブロック層)34は、ストライプ状リッジ導波路32よりも狭い幅で形成されるとともに、ストライプ状リッジ導波路32の最上層化合物半導体結晶層であるp型GaAs保護層30の上面および下面に共に平行なサイド凸領域34aを有したものとなる。これにより、図8に示したp型GaAsキャップ層90における凹凸の形成を排除し、平坦な表面のp型GaAsキャップ層35が形成される。

【0046】また、かかる方法で製造された半導体レーザ素子は、その発振閾値電流は約40mA程度であり2mW程度から10mW程度まで安定して自励発振するのであり、高性能な半導体レーザ素子が得られていることを示す。

【0047】(実施の形態4)この実施の形態の化合物半導体のエッチング方法を用いた半導体レーザの製造方法を図4に基づいて説明する。

【0048】最初に、図4(a)に示すように、n型GaAs基板36上に、層厚0.3μmのn型Ga_{0.5}In_{0.5}Pバッファ層37、層厚1.2μmのn型(Al_{0.5}Ga_{0.5})In_{0.5}Pクラッド層38、層厚0.1μmのアンドープ(Al_{0.5}Ga_{0.5})In_{0.5}P活性層39、層厚0.6μmのp型(Al_{0.5}Ga_{0.5})In_{0.5}Pクラッド層40、層厚0.1μmのp型Ga_{0.5}In_{0.5}Pキャップ層41、及び層厚0.3μmのp型GaAs保護層42を有機金属気相成長法(MOCVD法)又は分子線エビタキシャル法(MBE法)により連続成長する。

【0049】次に、図4(b)に示すように、p型GaAs保護層42上にストライプ状の層厚0.2μm、幅3.0μmのSiO₂マスク層43を電子ビーム蒸着法及びフォトリソグラフ技術により形成した後、図4

(c)に示すように、マスク層43を介してp型GaAs保護層42、p型GaInPキャップ層41、p型AlGaInPクラッド層40を温度30℃の臭化水素酸(HBrが47%含有)：過酸化水素水(H₂O₂が35%含有)：水=1：1：30(体積比)のエッチング液でエッチング(エッチングレートは約50Å/秒)して、p型AlGaInPクラッド層40に層厚0.4μmの平坦部40a及び下部幅が3.0μmのストライプ

部40bを有したストライプ状リッジ導波路44を形成する。

【0050】その後、図4(b)に示すように、p型GaAs保護層42にリン酸系エッチング液でサイドエッチング45を施した後、図4(e)に示すように、n型GaAs電流狭窄層46をMOCVD法又はMBE法により形成し、次に、図4(f)に示すようにSiO₂マスク層43をフッ酸系エッチング液で除去し、p型GaAsキャップ層47をMOCVD法又はMBE法により形成した後、p型GaAsキャップ層47上及びn型基板36下面にそれぞれp型電極及びn型電極(いずれも図示せず)を形成する。

【0051】この実施の形態の製造方法で得られる半導体レーザは、2段電流狭窄層(ブロック層)構造を有する。そして、n型AlInP電流狭窄層(ブロック層)46は、ストライプ状リッジ導波路44よりも狭い幅で形成されるとともに、ストライプ状リッジ導波路44の最上層化合物半導体結晶層であるp型GaAs保護層42の上面および下面に共に平行なサイド凸領域46aを有したものとなる。これにより、図8に示したp型GaAsキャップ層90における凹凸の形成を排除し、平坦な表面のp型GaAsキャップ層47が形成される。

【0052】かかる方法で製造された半導体レーザ素子の特性は、発振閾値電流が約45mA程度であり、2mA程度から10mA程度まで安定した自励発振特性を有しており、高性能な半導体レーザが得られていることを示す。

【0053】(実施の形態5)この実施の形態の化合物半導体のエッチング方法を用いた半導体レーザの製造方法を図5に基づいて説明する。

【0054】最初に、n型GaAs基板48上に、層厚0.3μmのn型Ga_{0.9}In_{0.1}Pバッファ層49、層厚1.2μmのn型(Al_{0.7}Ga_{0.3})_{0.9}In_{0.1}Pクラッド層50、層厚0.1μmのアンダーブレイク層(Al_{0.9}Ga_{0.1})_{0.9}In_{0.1}P活性層51、層厚0.8μmのp型(Al_{0.7}Ga_{0.3})_{0.9}In_{0.1}Pクラッド層52、層厚0.1μmのp型Ga_{0.9}In_{0.1}Pキャップ層53、層厚0.3μmのp型GaAs保護層55を有機金属気相成長法(MOCVD法)又は分子線エビタキシャル法(MBE法)により連続成長する。

【0055】次に、p型GaAs保護層55上にストライプ状の層厚0.2μm、幅3.0μmのSiO₂マスク層54を電子ビーム蒸着法及びフォトリソグラフ技術によって形成した後、SiO₂マスク層54を介して、温度30℃の臭化水素酸(HBrが4.7%含有)：過酸化水素水(H₂O₂が3.5%含有)：水=5：1：200(体積比)のエッチング液でエッチング(エッチングレートは約30Å/秒)を行うことによって、p型GaAs保護層55だけが選択的にエッチング除去される。

【0056】上記の臭化水素酸：過酸化水素水：水のエッチング液の場合、水：臭化水素酸の混合比が1：40以下で且つ臭化水素酸：過酸化水素水の混合比が5：1以下の場合は、GaAs系化合物半導体結晶あるいはGaAs系化合物結晶積層体に対してエッチング作用を及ぼすが、InP系化合物半導体結晶あるいはInP系化合物半導体結晶積層体に対してはエッチング作用を及ぼさない。また、この場合の実用的温度は5～50℃である。

【0057】(実施の形態6)この実施の形態の化合物半導体のエッチング方法を用いた半導体レーザの製造方法を図6に基づいて説明する。

【0058】n型GaAs基板56上に、n型Ga_{0.9}In_{0.1}P層57、n型(Al_{0.7}Ga_{0.3})_{0.9}In_{0.1}P層58、アンダーブレイク層(Al_{0.9}Ga_{0.1})_{0.9}In_{0.1}P層59、p型(Al_{0.7}Ga_{0.3})_{0.9}In_{0.1}P層60、n型GaAs層61、p型GaAs層62が有機金属気相成長法(MOCVD法)又は分子線エビタキシャル法(MBE法)により形成されたウェハのp型GaAs層62上に、フォトリソグラフ技術等によってフォトレジストパターン63を形成する。

【0059】次に、パターン63を介して、p型GaAs層62からn型GaAs基板56に至るまでを温度30℃の臭化水素酸(HBrが4.7%含有)：塩酸(HClが3.5%含有)：リン酸(H₃PO₄が8.5～8.7%含有)：過酸化水素水(H₂O₂が3.5%含有)=75：50：50：1(体積比)のエッチング液でエッチング(エッチングレートは約1μm/分)することで、エッチング溝64を形成して素子分離を行う。

【0060】ここで、塩酸とリン酸を混入することで、例えばオフ研磨(ウェハ表面が任意の結晶面となるようする研磨)がなされたオフ基板を用いた場合にみられるエッチングの不均一状態が大きく改善される。

【0061】上記エッチング液の混合比や温度はその目的に応じて任意に選定することができるが、実用的には臭化水素酸：過酸化水素水が50：1～150：1であり臭化水素酸：塩酸：リン酸が1：2：2～4：1：1であること又温度は10～50℃であることが好ましい。

【0062】(実施の形態7)この実施の形態の化合物半導体のエッチング方法を用いた半導体レーザの製造方法を図7を説明する。

【0063】図には示していないが、例えばn型GaAs基板上に、n型GaAsバッファ層、n型Al_{0.9}Ga_{0.1}Asクラッド層、アンダーブレイク層(Al_{0.9}Ga_{0.1}As)活性層、p型Al_{0.9}Ga_{0.1}Asクラッド層、p型GaAsコンタクト層を順次MOCVD法又はMBE法で形成した後、電子ビーム蒸着及びフォトリソグラフ技術によって所望のSiO₂マスクパターンを形成する。

【0064】しかる後に、マスクパターンを介して温度

10℃の臭化水素酸（HBrが47%含有）：リン酸（ H_3PO_4 が85～87%含有）：過酸化水素水（ H_2O_2 が35%含有）＝75：50：1（体積比）のエッチング液でp型GaAsコンタクト層からp型AlGaAsクラッド層の一部に至るまでをエッチング（エッチングレートは約100Å/秒）することで、ストライプ状リッジ導波路のパターンを形成することができるものである。

【0065】（実施の形態8）この実施の形態の化合物半導体のエッチング方法を説明する。

【0066】図には示していないが、例えば、n型GaAs基板上にMOCVD法又はMBE法で形成されたZnSe層をフォトリソグラフ技術等を介して温度30℃の臭化水素酸（HBrが47%含有）：リン酸（ H_3PO_4 が85～87%含有）：過酸化水素水（ H_2O_2 が35%含有）＝75：50：1（体積比）のエッチング液でエッチング（エッチングレートは約300Å/秒）することで、所望のパターンを得ることができる。

【0067】（実施の形態9）この実施の形態の化合物半導体のエッチング方法を説明する。

【0068】図には示していないが、例えばInP基板上にMBE法で形成されたInAs層をフォトリソグラフパターンを介して温度10℃の臭化水素酸（HBrが47%含有）：リン酸（ H_3PO_4 が85～87%含有）：過酸化水素水（ H_2O_2 が35%含有）＝75：50：1（体積比）のエッチング液でエッチング（エッチングレートは約50Å/秒）することで、所望のパターンが得られる。

【0069】（実施の形態10）この実施の形態の化合物半導体のエッチング方法を説明する。

【0070】図には示していないが、例えばn型GaAs基板上に、n型GaAsバッファ層、n型Al_{0.3}Ga_{0.7}Asクラッド層、アンドープAl_{0.3}Ga_{0.7}As活性層、p型Al_{0.3}Ga_{0.7}Asクラッド層、p型GaAsコンタクト層を順次MOCVD法又はMBE法で形成した後、電子ビーム蒸着及びフォトリソグラフ技術によって所望のSiO₂マスクパターンを形成する。

【0071】しかる後に、マスクパターンを介して温度30℃の臭化水素酸（HBrが47%含有）：過酸化水素水（ H_2O_2 が35%含有）＝75：1（体積比）のエッチング液でエッチング（エッチングレートは約1000Å/秒）することで、p型GaAsコンタクト層からp型Al_{0.3}Ga_{0.7}Asクラッド層までのエッチングが可能であり、1回のエッチング工程でストライプ状リッジ導波路のパターンが形成されるというものである。

【0072】（実施の形態11）この実施の形態の化合物半導体のエッチング方法を説明する。

【0073】図には示していないが、例えば、n型GaAs基板上に、n型Ga_{0.5}In_{0.5}P層、n型（Al

、Ga_{0.5})_{0.5}In_{0.5}P層、アンドープ（Al_{0.3}Ga_{0.7})_{0.5}In_{0.5}P層、p型（Al_{0.3}Ga_{0.7})_{0.5}In_{0.5}P層、n型GaAs層、p型GaAs層がMOCVD法又はMBE法により形成されたウェハのp型GaAs層上にフォトリソグラフ技術等によって、所望のフォトリソパターンを形成する。

【0074】しかる後に、フォトリソパターンを介してp型GaAs基板に至るまでを温度30℃の臭化水素酸（HBrが47%含有）：過酸化水素水（ H_2O_2 が35%含有）：塩酸（HClが35%含有）＝75：1：2.5（体積比）のエッチング液でエッチング（エッチングレートは約1000Å/秒）することで、素子分離溝の形成等を行うというものである。

【0075】なお、臭化水素酸：リン酸：水＝1：1：30のエッチング液を用いて各種化合物半導体を温度30℃でエッチング（エッチングレートはZnSeの場合で約40Å/秒）することができる。

【0076】また、以上説明した実施の形態では、化合物半導体結晶（結晶層）を用いた半導体レーザを製造する例について説明をしたが、他の化合物半導体素子（電子デバイス）の製造方法にも同様に用いることができる。更に、前述した化合物半導体結晶（結晶層）及びそれらの積層体の他に、イオン化結合を有する化合物半導体結晶（結晶層）に対して用いても同様な効果を有する。

【0077】

【発明の効果】以上説明したように、臭化水素酸と過酸化水素水を含む混合液を用いたこの発明のエッチング方法によれば、GaAs系化合物半導体結晶（結晶層）、InP系化合物半導体結晶（結晶層）、ZnSe系化合物半導体結晶（結晶層）、InAs系化合物半導体結晶（結晶層）、又は、これら化合物半導体結晶（結晶層）から成る積層体に、1回のエッチング工程によって制御性良くパターン形成することが可能となる。一方、前記混合液にリン酸、塩酸、リン酸と塩酸、或いは水を混合することによって、エッチング速度の制御、エッチング断面形状の制御、或いは、エッチングの選択性を持たせることも可能であり、それぞれの目的にあわせてエッチング液組成を容易に選択することも可能である。そして、この発明の半導体レーザにあっては、レーザ光の広がり角制御が容易であり、2段電流狭窄層構造の半導体レーザにあってはその形成が容易であるとともに、その特性を向上することができるという効果を奏する。

【図面の簡単な説明】

【図1】この発明の第1の実施の形態に係る半導体レーザの製造工程図である。

【図2】この発明の第2の実施の形態に係る半導体レーザの製造工程図である。

【図3】この発明の第3の実施の形態に係る半導体レーザの製造工程図である。

【図4】この発明の第4の実施の形態に係る半導体レーザの製造工程図である。

【図5】この発明の第5の実施の形態に係る半導体レーザの製造工程図である。

【図6】この発明の第6の実施の形態に係る化合物半導体結晶層のエッチング模式図である。

【図7】従来の半導体レーザの製造工程図の一例である。

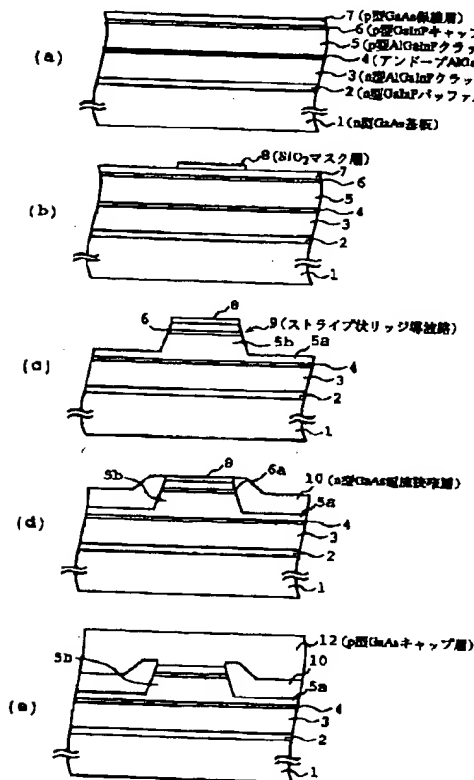
【図8】従来の半導体レーザの製造工程図の一例である。

【符号の説明】

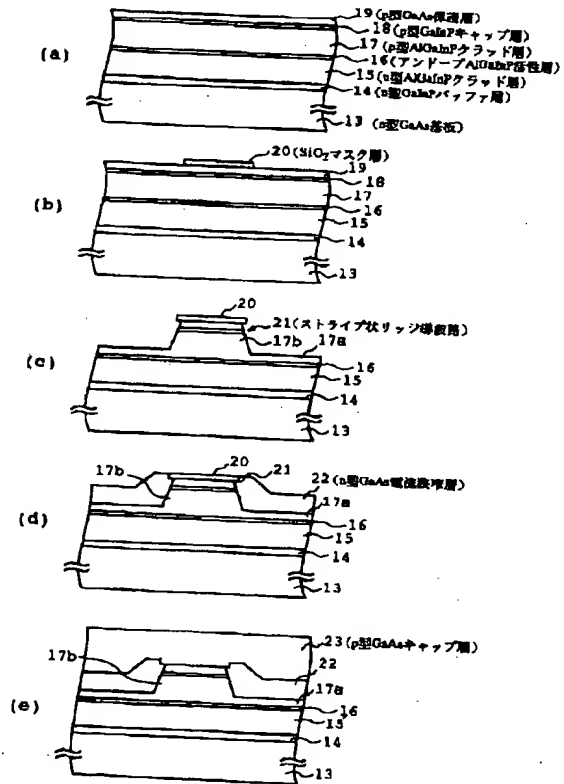
- * 1 n型GaAs基板1上
2 n型GaInPバッファ層
3 n型AlGaInPクラッド層
4 アンダーブAlGaInP活性層
5 p型AlGaInPクラッド層
6 p型GaInPキャップ層
7 p型保護層
8 SiO₂ マスク層
9 ストライプ状リッジ導波路
10 10 n型GaAs電流狭窄層
* 12 p型GaAsキャップ層

16

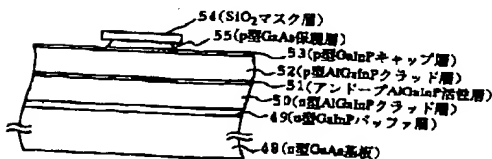
【図1】



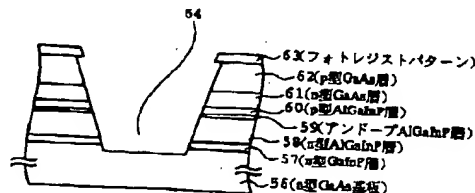
【図2】



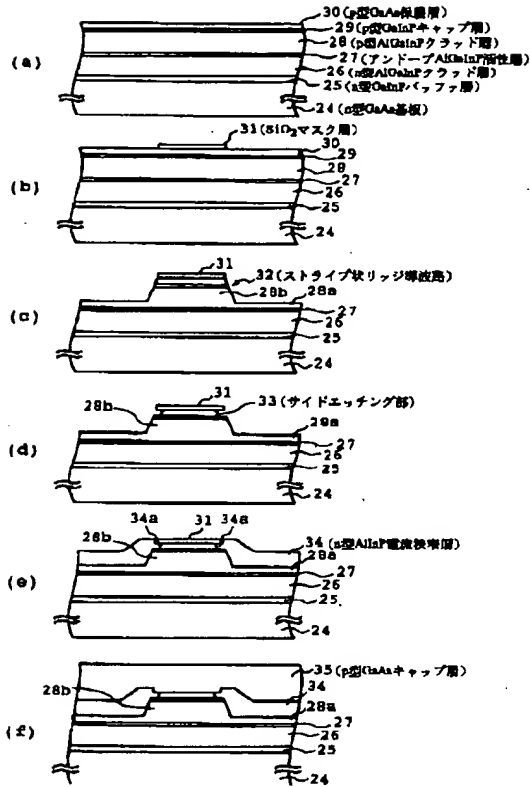
【図5】



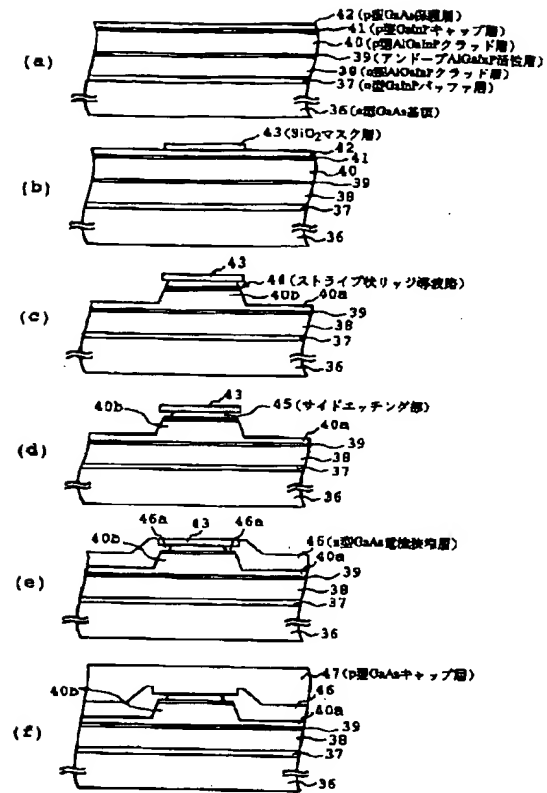
【図6】



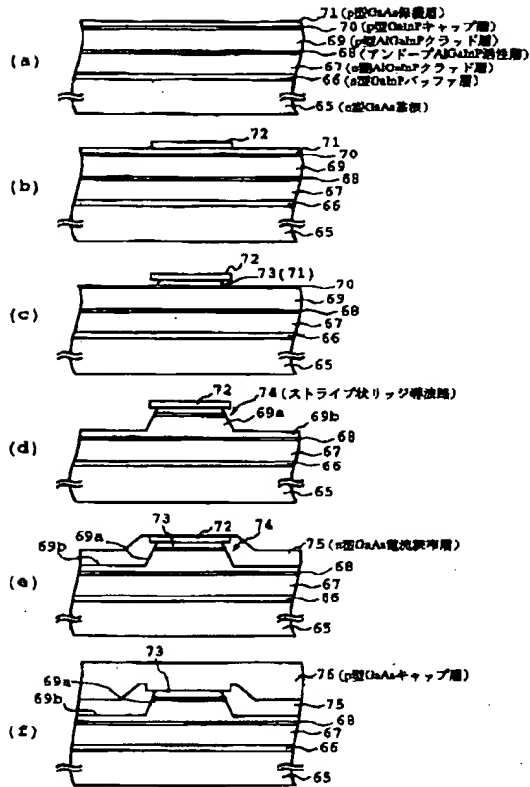
【図3】



【図4】



【図7】



【図8】

